

**E.T.S. de Ingeniería Informática**  
**Ingeniero en Informática: Curso 1º Grupo D**  
**Dispositivos Electrónicos. Curso 03/04**  
**Sexta Relación: Cuestiones y Problemas**

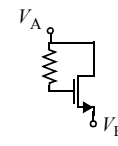
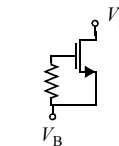
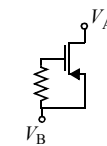
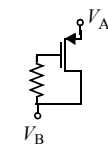
**Cuestiones**

- 1.- Explica brevemente la estructura física MOS (Metal Oxido Semiconductor) de enriquecimiento y su comportamiento en condiciones de reposo y polarización: Describe su tipologías y sus principales rasgos característicos.
- 2.- ¿Qué es la tensión umbral en un transistor MOS?
- 3.- ¿Qué quiere decir que un transistor es del tipo NMOS? ¿Que añadimos si decimos además que es de deplexión?
- 4.- Explica brevemente, y de forma cualitativa la formación del canal en un transistor PMOS de enriquecimiento.
- 5.- ¿Por qué a los transistores MOS (Metal Oxido Semiconductor) se les denomina también transistores unipolares?
- 6.- Explica brevemente la estructura física de un transistor MOS de enriquecimiento o acumulación. Describe su tipologías y sus principales rasgos característicos.
- 7.- Explica brevemente la estructura física de un transistor MOS de empobrecimiento o deplexión. Describe su tipologías y sus principales rasgos característicos.
- 8.- ¿Por qué para un transistor MOS la corriente de puerta  $I_G$  puede considerarse prácticamente nula?
- 10.- Cuál es la principal característica que diferencia a un transistor MOS de enriquecimiento de otro de empobrecimiento.
- 11.- Describe brevemente las regiones de funcionamiento de un transistor MOS (NMOS o PMOS). Explica como funciona el transistor en cada una de ellas.
- 12.- Cual es la causa fundamental de que el transistor MOS entre en saturación?
- 13.- ¿Cuáles son las variables que definen el punto de operación de un transistor MOS como elemento de circuito en configuración de fuente común. Caracteriza en función de ellas sus diferentes zonas de operación.
- 14.- Esboza y describe brevemente las curvas características de un transistor NMOS de enriquecimiento. Señala sobre ellas las diferentes regiones de trabajo y las condiciones que las determinan en su correspondiente modelo.

- 15.- ¿Cuáles son las principales diferencias entre un transistor NMOS y un transistor PMOS en cuanto a su estructura física y en cuanto a su funcionamiento como elemento de circuito?
- 16.- Dibuja el esquema del inversor y la puerta NOR de la familia NMOS y describe brevemente su funcionamiento, en términos de las zonas de operación de los transistores que los constituye. Indicar cuáles son las características más destacables de esta familia lógica.
- 17.- Dibuja el esquema de la puerta NAND de la familia NMOS y describe brevemente su funcionamiento, en términos de las zonas de operación de los transistores que los constituye.
- 18.- Dibuja el esquema del inversor y la puerta NOR de la familia CMOS y describe brevemente su funcionamiento, en términos de las zonas de operación de los transistores que los constituye. Indicar cuáles son las características más destacables de esta familia lógica.
- 19.- Dibuja el esquema de la puerta NAND de la familia CMOS y describe brevemente su funcionamiento, en términos de las zonas de operación de los transistores que los constituye.
- 20.- Realiza una comparación entre las familias lógicas NMOS y CMOS.
- 21.- Cita alguna de las ventajas de las familias lógicas MOS frente a las familias lógicas bipolares.

**Problemas**

- 1.- Averiguar la región en que trabajan los transistores MOS de la Figura 1 si  $V_A - V_B > V_T$ . ¿Es decisiva esta última condición en los casos de las figuras 1b y 1c?.

**Figura 1a****Figura 1b****Figura 1c****Figura 1d**

- 2.- Calcula el punto de operación del transistor MOS de la Figura 2. Indicar cuál es la potencia consumida por el circuito. ¿Cuál es la potencia disipada en el transistor?
- 3.- En el circuito de la Figura 3, calcular el valor de  $\beta_p$  sabiendo que la corriente  $I_S$  es de 50mA. Calcular también el valor de  $v_o$  y la potencia aportada por la fuente de alimentación.

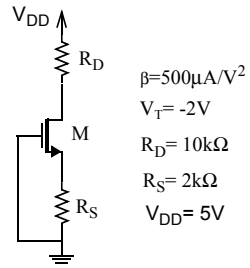


Figura 2

$\beta = 500 \mu\text{A}/\text{V}^2$   
 $V_T = -2\text{V}$   
 $R_D = 10\text{k}\Omega$   
 $R_S = 2\text{k}\Omega$   
 $V_{DD} = 5\text{V}$

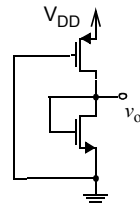


Figura 3

$V_{DD} = 5\text{V}$   
 $\beta_N = 12,5\text{mA}/\text{V}^2$   
 $V_{TN} = 1,5\text{V}$   
 $V_{TP} = 2,0\text{V}$

4.- En el circuito de la Figura 4. encontrar el mínimo valor de  $V_i$  para que el transistor  $M_1$  conduzca. ¿Cuánto vale  $v_o$  en ese caso? Justificar adecuadamente la respuesta verificando que se cumplen las condiciones de funcionamiento de los transistores que corresponden a las regiones de operación supuestas para ellos.

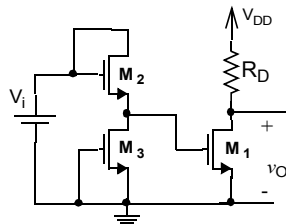


Figura 4

$V_{DD} = 5\text{V}$   
 $V_{T1} = 1\text{V}$   
 $V_{T2} = 2\text{V}$   
 $V_{T3} = 3\text{V}$   
 $\beta_1 = 1\text{mA}/\text{V}^2$   
 $\beta_2 = 1\text{mA}/\text{V}^2$   
 $\beta_3 = 1\text{mA}/\text{V}^2$   
 $R_D = 3\text{k}\Omega$

5.- Calcular  $v_o$  en los circuitos de la Figura 5 para los valores de entrada  $v_i = 0\text{V}$  y  $v_i = 5\text{V}$ . Indicar cual es el consumo en cada caso. Probar que los dispositivos trabajan en las regiones que se suponen. Comparar los resultados.

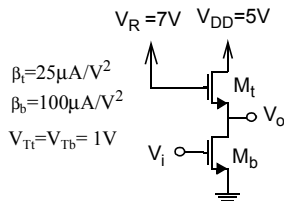


Figura 5a

$V_R = 7\text{V}$   $V_{DD} = 5\text{V}$   
 $\beta_t = 25 \mu\text{A}/\text{V}^2$   
 $\beta_b = 100 \mu\text{A}/\text{V}^2$   
 $V_{Ti} = V_{Tb} = 1\text{V}$

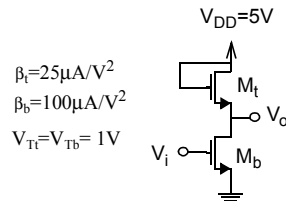


Figura 5b

$V_{DD} = 5\text{V}$   
 $\beta_t = 25 \mu\text{A}/\text{V}^2$   
 $\beta_b = 100 \mu\text{A}/\text{V}^2$   
 $V_{Ti} = V_{Tb} = 1\text{V}$

6.- Calcular los valores eléctricos asociados a los valores lógicos a la salida de las puertas NOR de la Figura 6 para cada una de las cuatro combinaciones posibles de las entradas. Calcular también el consumo en cada caso. Probar que los dispositivos trabajan en las regiones que se suponen.

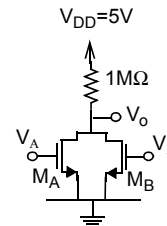


Figura 6a

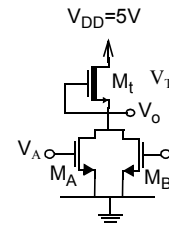


Figura 6b

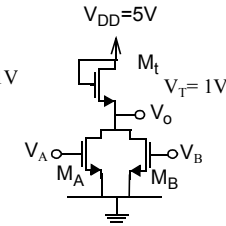


Figura 6c

$\kappa = 50 \mu\text{A}/\text{V}^2$   $V_{TA} = V_{TB} = 1\text{V}$

7.- En el circuito de la Figura 6, calcular los valores de salida y el consumo para los valores de entrada  $V_i = 5\text{V}$  y  $V_i = 0\text{V}$ . Probar que los dispositivos trabajan en las regiones que se suponen.

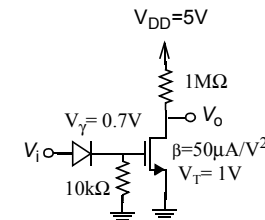


Figura 7

8.- Para los cuatro inversores de la Figura 7, calcular los valores de salida  $V_o$  asociados a las entradas alta  $V_i = 5\text{V}$  y baja  $V_i = 0\text{V}$ .

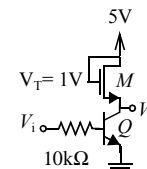


Figura 8a

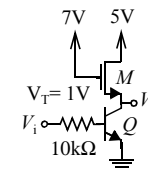


Figura 8b

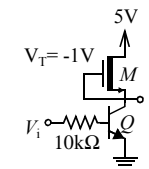


Figura 8c

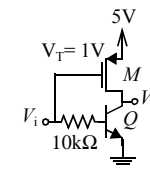
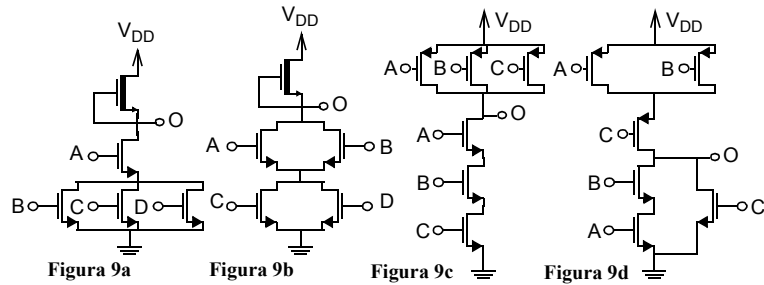


Figura 8d

$V_{BEON} = V_{BEACT} = V_{BESAT} = 0,7\text{V}$   $V_{CESAT} = 0,2\text{V}$   $\beta_Q = 30$   $\beta_M = 50 \mu\text{A}/\text{V}^2$

9.- Para los circuitos de la Figura 8, indicar a que familia lógica pertenecen y cuál es la función booleana que realizan, siendo 'O' la salida. Justificar adecuadamente la respuesta.



**Formulario:**

<p><math>V_T &gt; 0</math></p>	<p><math>V_T &lt; 0</math></p>
<p>si <math>V_{GS} \leq V_T</math></p>	<p>si <math>V_{SG} \leq V_T</math></p>
<p><math>I_D = \frac{\beta}{2}(V_{GS} - V_T)^2</math></p> <p>si <math>V_{GS} \geq V_T</math></p> <p>y <math>V_{DS} \geq V_{GS} - V_T</math></p>	<p><math>I_D = \frac{\beta}{2}(V_{SG} - V_T)^2</math></p> <p>si <math>V_{SG} \geq V_T</math></p> <p>y <math>V_{SD} \geq V_{SG} - V_T</math></p>
<p><math>I_D = \beta \left[ (V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right]</math></p> <p>si <math>V_{GS} \geq V_T</math></p> <p>y <math>V_{DS} \leq V_{GS} - V_T</math></p>	<p><math>I_D = \beta \left[ (V_{SG} - V_T)V_{SD} - \frac{V_{SD}^2}{2} \right]</math></p> <p>si <math>V_{SG} \geq V_T</math></p> <p>y <math>V_{SD} \leq V_{SG} - V_T</math></p>

**SOLUCIONES:**

- 1a.- saturación,
- 1b.- corte,
- 1c.- corte,
- 1d.- saturación.

2.-  $I_D = 0,352\text{mA}$ ;  $V_{GS} = -0,704$ ;  $V_{DS} = 0,776\text{ V}$ ;  $P_{DD} = 1,76\text{ mW}$ ;  $P_M = 0,23\text{ mW}$ .

3.-  $\beta_p = 28\text{ mA/V}^2$ ;  $v_o = 4,33\text{ V}$ ;  $P_{DD} = 250\text{ mW}$ .

4.-  $V_{imin} = 3\text{ V}$ ;  $V_o = 5\text{ V}$ .

5a.- ( $V_o(0) = 5\text{ V}$ ,  $P(0) = 0\text{ W}$ ); ( $V_o(1) = 0,89\text{ V}$ ,  $P(1) = 1,57\text{ mW}$ ).

5b.- ( $V_o(0) = 4\text{ V}$ ,  $P(0) = 0\text{ W}$ ); ( $V_o(1) = 0,42\text{ V}$ ,  $P(1) = 0,80\text{ mW}$ ).

6a.- ( $V_o(00) = 5\text{ V}$ ,  $P(00) = 0\text{ W}$ ); ( $V_o(01) = 0,025\text{ V}$ ,  $P(01) = 24,875\text{ }\mu\text{W}$ );

( $V_o(10) = 0,025\text{ V}$ ,  $P(10) = 24,875\text{ }\mu\text{W}$ ); ( $V_o(11) = 0,0125\text{ V}$ ,  $P(11) = 24,937\text{ }\mu\text{W}$ ).

6b.- ( $V_o(00) = 5\text{ V}$ ,  $P(00) = 0\text{ W}$ ); ( $V_o(01) = 0,13\text{ V}$ ,  $P(01) = 0,125\text{ mW}$ );

( $V_o(10) = 0,13\text{ V}$ ,  $P(10) = 0,125\text{ mW}$ ); ( $V_o(11) = 0,063\text{ V}$ ,  $P(11) = 0,125\text{ mW}$ ).

6c.- ( $V_o(00) = 4\text{ V}$ ,  $P(00) = 0\text{ W}$ ); ( $V_o(01) = 1,17\text{ V}$ ,  $P(01) = 1\text{ mW}$ );

( $V_o(10) = 1,17\text{ V}$ ,  $P(10) = 1\text{ mW}$ ); ( $V_o(11) = 0,73\text{ V}$ ,  $P(11) = 1,33\text{ mW}$ ).

7.- ( $V_i = 5\text{ V}$ ,  $V_o = 0,015\text{ V}$ ,  $P = 24,925\text{ }\mu\text{W}$ ); ( $V_i = 0\text{ V}$ ,  $V_o = 5\text{ V}$ ,  $P = 0\text{ W}$ ).

8a.- ( $V_i = 5\text{V}$ ,  $V_o = 0,2\text{V}$ ), ( $V_i = 0\text{V}$ ,  $V_o = 4\text{V}$ );

8b.- ( $V_i = 5\text{V}$ ,  $V_o = 0,2\text{V}$ ), ( $V_i = 0\text{V}$ ,  $V_o = 5\text{V}$ );

8c.- ( $V_i = 5\text{V}$ ,  $V_o = 0,2\text{V}$ ), ( $V_i = 0\text{V}$ ,  $V_o = 5\text{V}$ );

8d.- ( $V_i = 5\text{V}$ ,  $V_o = 0,2\text{V}$ ), ( $V_i = 0\text{V}$ ,  $V_o = 5\text{V}$ ).

9a.- NMOS,  $O = \overline{A(B+C+D)}$ ;

9b.- NMOS,  $O = \overline{(A+B)(C+D)}$ ;

9c.- CMOS,  $O = \overline{ABC}$ ;

9d.- CMOS,  $O = \overline{AB+C}$ .